

2852

35.C15028

PATENT APPLICATION



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

#3  
11-26-01

In re Application of: )  
KATSUHIKO HARA ) Examiner: N.Y.A.  
Application No.: 09/749,731 ) Group Art Unit: 2852  
Filed: December 28, 2000 )  
For: IMAGE PROCESSING )  
APPARATUS AND METHOD : June 15, 2001

Commissioner for Patents  
Washington, D.C. 20231

CLAIM TO PRIORITY

Sir:

Applicant hereby claims priority under the  
International Convention and all rights to which they are  
entitled under 35 U.S.C. § 119 based upon the following  
Japanese Priority Application:

JP 2000-001018, filed on January 6, 2000.

A certified copy of the priority document is  
enclosed.

RECEIVED  
JUN 21 2001  
TC 2803 MAIL ROOM

RECEIVED  
NOV 15 2001  
Technology Center 2600

Applicant's undersigned attorney may be reached in our New York office by telephone at (212) 218-2100. All correspondence should continue to be directed to our address given below.

Respectfully submitted,

*Zel D. Diana*  
Attorney for Applicant

Registration No. 28,296

FITZPATRICK, CELLA, HARPER & SCINTO  
30 Rockefeller Plaza  
New York, New York 10112-3801  
Facsimile: (212) 218-2200

NY\_MAIN 177637 v1

Technology Center 2600

RECEIVED  
NOV 15 2001

RECEIVED  
JUN 21 2001  
TC 2000 MAIL ROOM

CFO 15028 VS / mi

09/749,731..

GAU 2852



日 本 国 特 許 庁

PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年 1月 6日

出 願 番 号

Application Number:

特願2000-001018

出 願 人

Applicant (s):

キヤノン株式会社

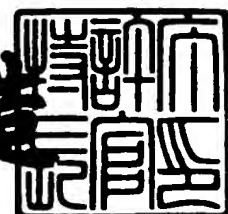
CERTIFIED COPY OF  
PRIORITY DOCUMENT

RECEIVED  
NOV 15 2001  
Technology Center 2600

2001年 3月23日

特許庁長官  
Commissioner,  
Patent Office

及 川 耕 造



出証番号 出証特2001-3022688

【書類名】 特許願

【整理番号】 4038139

【提出日】 平成12年 1月 6日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 13/00

【発明の名称】 画像処理装置および方法

【請求項の数】 10

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社  
社内

    【氏名】 原 勝彦

【特許出願人】

    【識別番号】 000001007

    【氏名又は名称】 キヤノン株式会社

【代理人】

    【識別番号】 100077481

    【弁理士】

    【氏名又は名称】 谷 義一

【選任した代理人】

    【識別番号】 100088915

    【弁理士】

    【氏名又は名称】 阿部 和夫

【手数料の表示】

    【予納台帳番号】 013424

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

特 2 0 0 0 - 0 0 1 0 1 8

【包括委任状番号】 9703598

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像処理装置および方法

【特許請求の範囲】

【請求項 1】 画像データの圧縮伸長手段に接続される第 1 のバスと、  
画像メモリに接続されて画像データ転送に用いられる第 2 のバスと、  
所定のプログラムにしたがって前記画像データの圧縮処理を実行する CPU に  
接続される第 3 のバスと、

前記 CPU と前記圧縮伸長手段からの前記画像メモリに対する接続要求を調停  
して各バス同士の接続を切り替え、前記第 2 のバスを用いた画像データ転送中に  
、前記第 3 のバスを介しての前記 CPU による制御にしたがって前記第 1 のバス  
を用いて画像データ圧縮を行えるようにする切り替え制御手段と  
を備えたことを特徴とする画像処理装置。

【請求項 2】 請求項 1 記載の画像処理装置において、  
前記圧縮伸長手段により、前記第 2 のバスを用いた画像データ転送と並行に、  
前記第 2 のバスを用いて画像データ圧縮を行うことを特徴とする画像処理装置。

【請求項 3】 請求項 1 または 2 記載の画像処理装置において、  
前記切り替え制御手段は、前記第 2 のバスに接続されて前記画像メモリを制御  
するメモリ・コントロール手段と、前記第 1 および第 3 のバスに接続され、さら  
に第 4 のバスを介して前記メモリ・コントロール手段に接続されるバス切り替え  
手段を有し、

前記バス切り替え手段へ／から前記画像データを転送し、画像入力装置および  
画像出力装置との間のデータ転送を制御する転送制御手段をさらに備えることを  
特徴とする画像処理装置。

【請求項 4】 請求項 3 記載の画像処理装置において、  
前記切り替え制御手段はさらに、キャッシュ・メモリを有することを特徴とす  
る画像処理装置。

【請求項 5】 請求項 3 記載の画像処理装置において、  
前記転送制御手段は、前記画像メモリに格納された画像データ量を判定する判  
定手段を備え、

当該データ量が、前記画像入力装置と前記画像出力装置の各処理速度の差異に関らず当該出力装置が所定速度で画像を出力できる量に達すると前記画像メモリから前記バス切り替え手段を介して前記画像出力装置へ前記画像データを転送することを特徴とする画像処理装置。

【請求項 6】 請求項 3 または 5 記載の画像処理装置において、

前記バス切り替え手段はクロス・バススイッチを有することを特徴とする画像処理装置。

【請求項 7】 第 1 のバスと接続される画像データの圧縮伸長手段からの第 2 のバスと接続される画像メモリに対する第 1 の接続要求と、第 3 のバスと接続され、所定のプログラムにしたがって前記画像データの圧縮処理を実行する CPU からの前記画像メモリに対する第 2 の接続要求とを受ける第 1 ステップと、

前記第 1 および第 2 の接続要求を調停して各バス同士の接続を切り替える第 2 ステップと

を含むことを特徴とする画像処理方法。

【請求項 8】 請求項 7 記載の画像処理方法において、さらに、

前記第 2 のバスを用いた画像データ転送と並行に、前記第 3 のバスを介しての前記 CPU による制御にしたがって前記第 1 のバスを用いて前記圧縮伸長手段により画像データ圧縮を行う第 3 ステップを含むことを特徴とする画像処理方法。

【請求項 9】 請求項 7 または 8 記載の画像処理方法において、

前記第 2 のバスに接続されて前記画像メモリを制御するメモリ・コントロール手段と、前記第 1 および第 3 のバスに接続され、さらに第 4 のバスを介して前記メモリ・コントロール手段に接続されるバス切り替え手段とによって、前記画像メモリへ／から前記画像データを転送し、画像入力装置および画像出力装置との間のデータ転送を制御する転送ステップをさらに含むことを特徴とする画像処理方法。

【請求項 10】 請求項 9 記載の画像処理方法において、

前記転送ステップは、

前記画像メモリに格納された画像データ量を判定するステップと、

当該データ量が、前記画像入力装置と前記画像出力装置の各処理速度の差異に

関らず当該出力装置が所定速度で画像を出力できる量に達すると前記画像メモリから前記画像出力装置へ前記画像データを転送するステップと

を含むことを特徴とする画像処理方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は画像処理装置および方法に関し、例えばスキャナ等の画像入力装置とプリンタ等の画像出力装置とを効率的に制御する画像処理装置および方法に関する。さらに詳しくは、画像データの圧縮機能を有し、画像入出力を行う画像処理装置および方法に関する。

【 0 0 0 2 】

【従来の技術】

従来、スキャナ等の画像入力装置とプリンタ等の画像出力装置とを組み合わせた複写機やファクシミリ、あるいはそれらを単体として備えたコンピュータ・システムなど、複合機器と呼ばれる画像処理装置が実用化されている。このような装置では、画像データを扱うために膨大な量のデータを効率的に処理する必要がある。

【 0 0 0 3 】

【発明が解決しようとする課題】

このため、CPUを用いて実行されるソフトウェアと圧縮伸長ハードウェア（CODEC；Coder-Decoder）の両方で入力画像データの圧縮を行おうとする画像処理装置もあった。しかし、このような従来の画像処理装置では、画像データ格納領域とCODECとCPUとが同一バスに接続されていたため、バスの転送能力が画像データ圧縮のボトルネックとなっていた。

【 0 0 0 4 】

これを解消するために、バスを二重化して転送能力の増強を図ったシステムもあった。しかしながら、複数のバスを有するシステムであっても、バスの構成が柔軟でなく、大量のデータを転送する場合などには、転送能力が十分に活用されてはいなかった。



## 【 0 0 0 5 】

本発明は、上記の問題を解決するためになされたものであり、本発明の目的は、バスの構成を柔軟に変更できる切り替え制御手段を用いることにより、画像データの圧縮をCPUとCODECの両方で同時に行うことができる画像処理装置および方法を提供することである。

## 【 0 0 0 6 】

## 【課題を解決するための手段】

上記の課題を解決するために請求項1の発明は、画像データの圧縮伸長手段に接続される第1のバスと、画像メモリに接続されて画像データ転送に用いられる第2のバスと、所定のプログラムにしたがって前記画像データの圧縮処理を実行するCPUに接続される第3のバスと、前記CPUと前記圧縮伸長手段からの前記画像メモリに対する接続要求を調停して各バス同士の接続を切り替え、前記第2のバスを用いた画像データ転送中に、前記第3のバスを介しての前記CPUによる制御にしたがって前記第1のバスを用いて画像データ圧縮を行えるようにする切り替え制御手段とを備えたことを特徴とする画像処理装置を提供する。

## 【 0 0 0 7 】

また、請求項2の発明は、請求項1記載の画像処理装置において、前記圧縮伸長手段により、前記第2のバスを用いた画像データ転送と並行に、前記第2のバスを用いて画像データ圧縮を行うことを特徴とする画像処理装置を提供する。

## 【 0 0 0 8 】

また、請求項3の発明は、請求項1または2記載の画像処理装置において、前記切り替え制御手段は、前記第2のバスに接続されて前記画像メモリを制御するメモリ・コントロール手段と、前記第1および第3のバスに接続され、さらに第4のバスを介して前記メモリ・コントロール手段に接続されるバス切り替え手段を有し、前記バス切り替え手段へ／から前記画像データを転送し、画像入力装置および画像出力装置との間のデータ転送を制御する転送制御手段をさらに備えることを特徴とする画像処理装置を提供する。

## 【 0 0 0 9 】

また、請求項4の発明は、請求項3記載の画像処理装置において、前記切り替

え制御手段はさらに、キャッシュ・メモリを有することを特徴とする画像処理装置を提供する。

## 【 0 0 1 0 】

また、請求項 5 の発明は、請求項 3 記載の画像処理装置において、前記転送制御手段は、前記画像メモリに格納された画像データ量を判定する判定手段を備え、当該データ量が、前記画像入力装置と前記画像出力装置の各処理速度の差異に関らず当該出力装置が所定速度で画像を出力できる量に達すると前記画像メモリから前記バス切り替え手段を介して前記画像出力装置へ前記画像データを転送することを特徴とする画像処理装置を提供する。

## 【 0 0 1 1 】

また、請求項 6 の発明は、請求項 3 または 5 記載の画像処理装置において、前記バス切り替え手段はクロス・バススイッチを有することを特徴とする画像処理装置を提供する。

## 【 0 0 1 2 】

また、請求項 7 の発明は、第 1 のバスと接続される画像データの圧縮伸長手段からの第 2 のバスと接続される画像メモリに対する第 1 の接続要求と、第 3 のバスと接続され、所定のプログラムにしたがって前記画像データの圧縮処理を実行する CPU からの前記画像メモリに対する第 2 の接続要求とを受ける第 1 ステップと、前記第 1 および第 2 の接続要求を調停して各バス同士の接続を切り替える第 2 ステップとを含むことを特徴とする画像処理方法を提供する。

## 【 0 0 1 3 】

また、請求項 8 の発明は、請求項 7 記載の画像処理方法において、さらに、前記第 2 のバスを用いた画像データ転送と並行に、前記第 3 のバスを介しての前記 CPU による制御にしたがって前記第 1 のバスを用いて前記圧縮伸長手段により画像データ圧縮を行う第 3 ステップを含むことを特徴とする画像処理方法を提供する。

## 【 0 0 1 4 】

また、請求項 9 の発明は、請求項 7 または 8 記載の画像処理方法において、前記第 2 のバスに接続されて前記画像メモリを制御するメモリ・コントロール手段

と、前記第 1 および第 3 のバスに接続され、さらに第 4 のバスを介して前記メモリ・コントロール手段に接続されるバス切り替え手段とによって、前記画像メモリへ／から前記画像データを転送し、画像入力装置および画像出力装置との間のデータ転送を制御する転送ステップをさらに含むことを特徴とする画像処理方法を提供する。

## 【 0 0 1 5 】

また、請求項 1 0 の発明は、請求項 9 記載の画像処理方法において、前記転送ステップは、前記画像メモリに格納された画像データ量を判定するステップと、当該データ量が、前記画像入力装置と前記画像出力装置の各処理速度の差異に関らず当該出力装置が所定速度で画像を出力できる量に達すると前記画像メモリから前記画像出力装置へ前記画像データを転送するステップとを含むことを特徴とする画像処理方法を提供する。

## 【 0 0 1 6 】

## 【発明の実施の形態】

以下、図面を参照して本発明に係る実施形態について詳細に説明する。

## 【 0 0 1 7 】

図 1 は本発明に係る画像処理装置（画像入力装置と画像出力装置を備えた画像入出力システム）の一実施形態の全体構成を示すブロック図である。

## 【 0 0 1 8 】

図 1 の画像入出力システム 1 0 0 において、リーダ部（画像入力装置）2 0 0 は、原稿画像を光学的に読み取り、画像データに変換する。リーダ部 2 0 0 は、原稿を読み取るための機能を持つスキャナ・ユニット 2 1 0 と、原稿用紙を給送するための機能を持つ原稿給紙ユニット 2 5 0 とで構成される。

## 【 0 0 1 9 】

プリンタ部（画像出力装置）3 0 0 は、記録紙を搬送し、当該記録紙上に画像データに応じた可視画像を印字して装置外に排紙する。プリンタ部 3 0 0 は、複数種類の記録紙カセット（図示せず）を持つ給紙ユニット 3 1 0 と、画像データに応じた画像を記録紙に転写、定着させる機能を持つマーキング・ユニット 3 2 0 と、画像を定着された記録紙をソート、ステイプルして機外へ出力する機能を

持つ排紙ユニット 3 3 0 とで構成される。

【 0 0 2 0 】

制御装置 1 1 0 は、リーダ部 2 0 0、プリンタ部 3 0 0 と電氣的に接続され、さらに、LAN (Local Area Network) 等のネットワーク 8 0 0 を介してホスト・コンピュータ (PC) 9 1 0、9 2 0 と接続されている。

【 0 0 2 1 】

制御装置 1 1 0 は、リーダ部 2 0 0 を制御して原稿の画像データを読み込み、プリンタ部 3 0 0 を制御して画像データを記録用紙に出力してコピー機能を提供する。また制御装置 1 1 0 は、スキャナ・ユニット 2 1 0 で読み取った画像データをコードデータに変換し、当該コードをネットワーク 8 0 0 を介してホスト・コンピュータ 9 1 0、9 2 0 へ送信するスキャナ機能、ホスト・コンピュータ 9 1 0、9 2 0 からネットワーク 8 0 0 を介して受信したコードデータを画像データに変換し、プリンタ部 3 0 0 により画像を出力するプリンタ機能を提供する。

【 0 0 2 2 】

制御装置 1 1 0 に接続された操作部 1 5 0 は、液晶タッチパネルで構成され、画像入出力システムを操作するためのユーザ I / F を提供する。

【 0 0 2 3 】

図 2 はリーダ部 2 0 0 およびプリンタ部 3 0 0 を備えた本実施形態に係る画像処理装置の断面構成図である。

【 0 0 2 4 】

リーダ部 2 0 0 の原稿給送ユニット 2 5 0 は原稿を先頭順に 1 枚ずつプラテン・ガラス 2 1 1 上へ給送し、原稿の読み取り動作終了後、プラテン・ガラス 2 1 1 上の原稿を排出するものである。原稿がプラテン・ガラス 2 1 1 上に搬送されると、ランプ 2 1 2 を点灯し、そして光学ユニット 2 1 3 の移動を開始させて、原稿を露光走査する。この時の原稿からの反射光は、ミラー 2 1 4、2 1 5、2 1 6、およびレンズ 2 1 7 によって CCD イメージ・センサ (以下、CCD という) 2 1 8 へ導かれる。

【 0 0 2 5 】

このように、走査された原稿の画像は CCD 2 1 8 によって読み取られる。C

CD 2 1 8 から出力される画像データは、所定の処理が施された後、制御装置 1 1 0 へ転送される。

【 0 0 2 6 】

プリンタ部 3 0 0 のレーザ・ドライバ 3 2 1 はレーザ発光部 3 2 2 を駆動するものであり、制御装置 1 1 0 から出力された画像データに応じたレーザ光をレーザ発光部 3 2 2 に発光させる。このレーザ光は感光ドラム 3 2 3 に照射され、感光ドラム 2 にはレーザ光に応じた潜像が形成される。この感光ドラム 3 2 3 の潜像の部分には現像器 3 2 4 によって現像剤が付着される。

【 0 0 2 7 】

そして、レーザ光の照射開始と同期したタイミングで、カセット 3 1 1 およびカセット 3 1 2 のいずれかから記録紙を給紙して転写部 3 2 5 へ搬送し、感光ドラム 3 2 3 に付着された現像剤を記録紙に転写する。現像剤の乗った記録紙は定着部 3 2 6 に搬送され、定着部 3 2 6 の熱と圧力により現像剤は記録紙に定着される。定着部 3 2 6 を通過した記録紙は排出ローラ 3 2 7 によって排出され、排紙ユニット 3 3 0 は排出された記録紙を束ねて記録紙の仕分けをしたり、仕分けされた記録紙のステイプルを行う。

【 0 0 2 8 】

また、両面記録が設定されている場合は、排出ローラ 3 2 7 のところまで記録紙を搬送した後、排出ローラ 3 2 7 の回転方向を逆転させ、フラップ 3 2 8 によって再給紙搬送路 3 2 9 へ導く。再給紙搬送路 3 2 9 へ導かれた記録紙は上述したタイミングで転写部 3 2 5 へ給紙される。

【 0 0 2 9 】

<制御装置>

図 3 に示すブロック図を参照し、制御装置 1 1 0 の機能について説明する。

【 0 0 3 0 】

メイン・コントローラ 1 1 1 は、大略して CPU 1 1 2、バス・コントローラ 1 1 3、各種 I/F コントローラ回路および圧縮伸長ユニット (CODEC) (ともに図示せず後述する) 等により構成される。

【 0 0 3 1 】

CPU 1 1 2 とバス・コントローラ 1 1 3 は、制御装置 1 1 0 全体の動作を制御する。CPU 1 1 2 はROM 1 1 4 からROM I / F 1 1 5 を経由して読み出したプログラムに基いて動作する。またCPU 1 1 2 は、ホスト・コンピュータ 9 1 0, 9 2 0 から受信したPDL（ページ記述言語）コードデータを解釈し、当該PDLプログラムにはラスタ・イメージデータに展開する動作が記述されており、CPU 1 1 2 がソフトウェアによってイメージデータ展開処理を行う。バス・コントローラ 1 1 3 は各I / F から入出力されるデータ転送を制御するものであり、バス競合時の調停やDMAデータ転送の制御を行う。

## 【 0 0 3 2 】

シンクロナスDRAMからなるDRAM 1 1 6 はDRAM I / F 1 1 7 によってメイン・コントローラ 1 1 1 と接続されており、CPU 1 1 2 が作業するためのワークエリア、画像データを蓄積するための画像蓄積エリアとして使用される。

## 【 0 0 3 3 】

ネットワーク・コントローラ 1 2 1 はI / F 1 2 3 によってメイン・コントローラ 1 1 1 と接続され、コネクタ 1 2 2 によって外部ネットワークと接続される。ネットワークとしては、一般的にイーサネットを用いることができる。

## 【 0 0 3 4 】

汎用高速バス 1 2 5 には、拡張ボードを接続するための拡張コネクタ 1 2 4 とI / O制御部 1 2 6 が接続される。汎用高速バス 1 2 5 として、一般的にPCIバスが挙げられる。

## 【 0 0 3 5 】

I / O制御部 1 2 6 には歩調同期シリアル通信コントローラ 1 2 7 が2チャンネル装備されており、当該コントローラはI / Oバス 1 2 8 によって外部I / F回路 1 4 0, 1 4 5 に接続され、これにより、リーダ部 2 0 0, プリンタ部 3 0 0 の各CPUと制御コマンドを送受信することができる。

## 【 0 0 3 6 】

パネルI / F 1 3 2 はLCDコントローラ 1 3 1 に接続され、操作部 1 5 0 上の液晶表示部に表示を行うためのI / Fと、ハードキーやタッチパネルキーの入

力を行うためのキー入力 I / F 1 3 0 とで構成される。

【 0 0 3 7 】

操作部 1 5 0 は、上記液晶表示部（図示せず）と、液晶表示部上に張り付けられたタッチパネル入力装置（図示せず）と、複数のハードキーまたはキーボード（図示せず）とを有する。タッチパネル入力装置またはハードキーにより入力された信号は前述したパネル I / F 1 3 2 を介して CPU 1 1 2 に伝えられ、パネル I / F 1 3 2 から送られてきた画像データを液晶表示部に表示する。液晶表示部には、本画像形成装置の操作における機能表示や画像データ等が表示される。

【 0 0 3 8 】

リアルタイム・クロック・モジュール 1 3 3 は機器内で管理する日付と時刻を更新／保存するためのもので、バック・アップ電池 1 3 4 によってバック・アップされている。

【 0 0 3 9 】

E - I D E インタフェース 1 6 1 は、外部記憶装置を接続するためのものである。E - I D E インタフェース 1 6 1 を介してハードディスク・ドライブ装置や C D - R O M ドライブ装置を接続し、プログラムや画像データを書き込んだり読み出したりすることができる。

【 0 0 4 0 】

コネクタ 1 4 2 はリーダ部 2 0 0 に接続され、同調歩同期シリアル I / F 1 4 3 とビデオ I / F 1 4 4 で構成される。一方、コネクタ 1 4 7 はプリンタ部 3 0 0 に接続され、同調歩同期シリアル I / F 1 4 8 とビデオ I / F 1 4 9 で構成される。

【 0 0 4 1 】

スキャナ I / F 1 4 0 はコネクタ 1 4 2 を介してリーダ部 2 0 0 と接続され、また、スキャナ・バス 1 4 1 によってメイン・コントローラ 1 1 1 と接続されている。スキャナ I / F 1 4 0 は、リーダ部 2 0 0 から受け取った画像に対し、その後の過程における処理内容に応じて最適な 2 値化を行ったり、主走査・副走査の変倍処理を行ったりする機能を有する。さらにスキャナ I / F 1 4 0 は、リー

ダ部 2 0 0 から送られたビデオ制御信号を基に生成した制御信号をスキャナ・バス 1 4 1 に出力する機能も有する。

【 0 0 4 2 】

スキャナ・バス 1 4 1 から D R A M 1 1 6 へのデータ転送は、バス・コントローラ 1 1 3 によって制御される。

【 0 0 4 3 】

プリンタ I / F 1 4 5 はコネクタ 1 4 7 を介してプリンタ部 3 0 0 と接続され、また、プリンタ・バス 1 4 6 によってメイン・コントローラ 1 1 1 と接続されている。プリンタ I / F 1 4 5 は、メイン・コントローラ 1 1 1 から出力された画像データにスムージング処理をしてプリンタ部 3 0 0 へ出力する機能を有する。さらにプリンタ I / F 1 4 5 は、プリンタ部 3 0 0 から送られたビデオ制御信号を基に生成した制御信号をプリンタ・バス 1 4 6 に出力する機能も有する。

【 0 0 4 4 】

スキャナ・ユニット 2 1 0 による読み取り画像にしたがってスキャナ・バス 1 4 1 を介して D R A M 1 1 6 上に展開されたラスタ・イメージデータは、バス・コントローラ 1 1 3 によって制御されてプリンタ部 3 0 0 へ転送される。すなわち、上記ラスタ・イメージデータは、プリンタ・バス 1 4 6 , プリンタ I / F 1 4 5 , ビデオ I / F 1 4 9 を経由してプリンタ部 3 0 0 へと D M A 転送される。  
<メイン・コントローラ>

図 4 はメイン・コントローラ 1 1 1 の内部構成を示すブロック図である。

【 0 0 4 5 】

C P U コア ( C P U ) 1 1 2 は、6 4 ビットのプロセッサ・バス ( S C バス ) 4 2 1 を介してシステム・バス・ブリッジ ( S B B ) 4 0 2 に接続される。システム・バス・ブリッジ 4 0 2 は 4 × 4 の 6 4 ビット・クロス・バススイッチで構成され、S C バス 4 2 1 の他に、ローカル・バス ( M C バス ) 4 2 2 、グラフィック・バスである G バス 4 0 4 , I O バスである B バス 4 0 5 と接続される。M C バス 4 2 2 はメモリ ( S D R A M & R O M ) コントローラ ( M C ) 4 0 3 との専用バスであり、メモリ・コントローラ 4 0 3 はキャッシュ・メモリを備え、D R A M 1 1 6 や R O M 1 1 4 を制御する。



## 【 0 0 4 6 】

システム・バス・ブリッジ（SBB）402は、これら4モジュール間の同時平行接続を可能な限り確保することができるように設計されている。システム・バス・ブリッジ（SBB）402はまた、CODECバス423を介してデータの圧縮伸長ユニット（CODEC）418とも接続されている。

## 【 0 0 4 7 】

Gバス404はGバス・アービタ（GBA）406により協調制御されており、リーダ部200やプリンタ部300と接続するためのスキャナ／プリンタ・コントローラ（SPC）408に接続される。一方、Bバス405は、Bバス・アービタ（BBA）407により協調制御されている。またBバス405は、SPC408の他、パワー・マネージメント・ユニット（PMU）409、インタラプト・コントローラ（IC）410、および前述の各種I／Fコントローラ回路にも接続されている。

## 【 0 0 4 8 】

すなわちBバス405は、UARTを用いたシリアル・インタフェース・コントローラ（UARTSIC）411、USBコントローラ（USBC）412、IEEE1284を用いたパラレル・インタフェース・コントローラ（IEEE1284（PIC））413、イーサネットを用いたLANコントローラ（LANC）414、LCDパネル、キー、汎用IOコントローラ（PC）415、PCIバス・インタフェース（PCIC）416にも接続されている。

## 【 0 0 4 9 】

PC415には、前述液晶表示部やキーボード等を備えた操作部150が接続される。

## 【 0 0 5 0 】

## &lt;インタラプト・コントローラ&gt;

インタラプト・コントローラ410はBバス405に接続され、メイン・コントローラ・チップ内の各機能ブロックとチップ外部からのインタラプトを集積し、CPUコア112がサポートする6レベルの外部インタラプトとノンマスカブル・インタラプト（NMI）に再分配する。各機能ブロックとは、PMU409

、UARTSIC411, USBC412, IEEE1284 (PIC) 413, LANC414, 汎用IOコントローラ415, PCIバス・インタフェース416, スキャナ/プリンタ・コントローラ408などである。

【0051】

<メモリ・コントローラ>

メモリ・コントローラ403はメモリ・コントローラ専用のローカル・バスであるMCバス422に接続され、シンクロナスDRAM (DRAM116) やROM114やフラッシュROMを制御する。

【0052】

<システム・バス・ブリッジ>

システム・バス・ブリッジ (SBB) 402はマルチ・チャネル双方向バス・ブリッジであり、Bバス (入出力バス) 405、Gバス (グラフィック・バス) 404、SCバス (プロセッサ・ローカル・バス) 421およびMCバス422間の相互接続をクロス・バススイッチを用いて提供する。このクロス・バススイッチにより2系統の接続を同時に確立することができ、ソフトウェアとハードウェアを用いた並列性の高い高速データ転送を行ってデータ圧縮処理時間の短縮を実現できる。

【0053】

図5はシステム・バス・ブリッジ (SBB) を詳細に示す構成図である。

【0054】

システム・バス・ブリッジ (SBB) 402は、Bバス405と接続するためのBバス・インタフェース2009と、Gバス404と接続するためのGバス・インタフェース2006と、CPUコア112と接続するためのCPUインタフェース・スレーブポート2002と、メモリ・コントローラ403と接続するためのメモリ・インタフェース・マスタボード2001と、CODEC418と接続するためのCODECバス・インタフェース2014を備える。システム・バス・ブリッジ (SBB) 402は他に、アドレス・バスを接続するアドレス・スイッチ2003, データ・バスを接続するデータ・スイッチ2004、CPUコア112のキャッシュ・メモリを無効化するキャッシュ無効化ユニット2005

を備えている。

【 0 0 5 5 】

< P C I バス・インタフェース >

図4に戻ってP C I バスインタフェース4 1 6は、メイン・コントローラ1 1 1 内部汎用 I O バスであるBバス4 0 5と、チップ外部の I O バスであるP C I バス1 2 5の間をインタフェースするブロックである。

【 0 0 5 6 】

< G バス・アービタ、B バス・アービタ >

Gバス・アービタ4 0 7のアービトレーションは中央アービトレーション方式であり、各バスマスタに対して専用のリクエスト信号とグラント信号を持つ。Gバス・アービタ4 0 6は制御方法をプログラミングすることができる。また、バスマスタへの優先権の与え方として2つのモードを選択的に指定することができる。一つは、すべてのバスマスタを同じ優先度として、公平にバス権を与える公平アービトレーション・モードであり、別の一つは、いずれか一つのバスマスタの優先度を高くし、優先的にバスを使用させる優先アービトレーション・モードである。

【 0 0 5 7 】

Bバス・アービタ4 0 7は、I O 汎用バスであるBバス4 0 5のバス使用要求を受け付け、調停した後、選択された一つのバスマスタに対してバス使用許可を与え、2つ以上のバスマスタが同時にバス・アクセスを行うことを禁止する。Bバス・アービタ4 0 7のアービトレーション方式は、3段階の優先度を持ち、各優先度に複数のバスマスタをプログラマブルに割り当てられる構成になっている。

【 0 0 5 8 】

< スキャナ／プリンタ・コントローラ >

ビデオ I / F 1 4 1 および 1 4 6 によってリーダ部 2 0 0 およびプリンタ部 3 0 0 と接続されるスキャナ／プリンタ・コントローラ4 0 8は、コントローラ内部のGバス4 0 4およびBバス4 0 5とのインタフェースを司る。スキャナ／プリンタ・コントローラ4 0 8は、図6に示す通り大別して3つのブロック、スキ

ャナ・コントローラ（SCC）4302とプリンタ・コントローラ（PRC）4303とGバス／BバスI／Fユニット（GBI／F）4304，4305とCPバス4306から構成される。

#### 【0059】

スキャナ・コントローラ（SCC）4302はリーダ部200とビデオI／Fで接続され、動作制御とデータ転送制御を行なう。スキャナ・コントローラ4302はGバス／BバスI／Fユニット（GBI／F）4304とIFバスで接続され、データ転送およびレジスタのリード／ライトが行なわれる。

#### 【0060】

プリンタ・コントローラ（PRC）4303はプリンタ部300とビデオI／Fで接続され、動作制御とデータ転送制御を行なう。プリンタ・コントローラ4303はGバス／BバスI／Fユニット（GBI／F）4305とIFバスで接続され、データ転送およびレジスタのリード／ライトが行なわれる。

#### 【0061】

Gバス／BバスI／Fユニット（GBI／F）4304および4305は、スキャナ・コントローラ4302およびプリンタ・コントローラ4303をGバス404またはBバス405に接続するためのユニットである。両ユニットはスキャナ・コントローラ4302とプリンタ・コントローラ4303にそれぞれ独立して接続され、Gバス404とBバス405の両方に接続されている。

#### 【0062】

CPバス4306は、リーダ部200とプリンタ部300の画像データおよび水平垂直同期のための同期信号を直結するためのバスである。

#### 【0063】

### <メイン・コントローラのパワー・マネージメント>

図4に戻って、メイン・コントローラ111はCPUを内蔵した大規模なASICで構成される。したがってメイン・コントローラ111は、内部のロジックが全部同時に動作してしまうと大量の熱を発生し、チップ自体が破壊されてしまう恐れがある。これを防ぐために、メイン・コントローラ111はブロック毎の電力管理、すなわちパワー・マネージメントを行ない、さらにチップ全体の消費

電力量の監視を行なっている。

【 0 0 6 4 】

パワー・マネージメントは、各ブロックが個別に行なう。各ブロックの消費電力量の情報は、パワー・マネージメント・レベルとしてパワー・マネージメント・ユニット 4 0 9 に集められる。パワー・マネージメント・ユニット 4 0 9 は各ブロックの消費電力量を合計し、メイン・コントローラ 1 1 1 の各ブロックの消費電力量を一括して監視することで当該電力量が限界消費電力を超えないようにする。

【 0 0 6 5 】

続いて、上記構成とされた本実施形態に係る画像入出力システム 1 0 0 によるコピー動作について説明する。

【 0 0 6 6 】

リーダ部 2 0 0 でスキャナ・ユニット 2 1 0 が画像の読み取りを開始すると、スキャナ・ユニット 2 1 0 は垂直同期信号 (V S Y N C)、水平同期信号 (H S Y N C)、ビデオ・クロックをスキャナ・コントローラ (S C C) 4 3 0 2 に出力する。これらのタイミング信号に同期してスキャナ・ユニット 2 1 0 から画像データが出力される。スキャナ・コントローラ 4 3 0 2 は、上記各タイミング信号に同期してこの画像データを取り込む。取り込まれた画像データは、G B I / F 4 3 0 4 の G B I \_ S C C によって G バス 4 0 4 および M C バス 4 2 2 を通ってメモリ・コントローラ 4 0 3 へ DMA 転送される。メモリ・コントローラ 4 0 3 では、DMA 転送された画像データをメモリバス 1 1 7 を通して D R A M 1 1 6 に書き込む。

【 0 0 6 7 】

D R A M 1 1 6 に書き込まれた画像データは、C O D E C 4 1 8 により圧縮された後、C O D E C バス 4 2 3 およびメモリバス 1 1 7 を通って再び D R A M 1 1 6 に書き込まれる。C O D E C 4 1 8 には、予め画像データ量から計算しておいた圧縮すべき画像転送量を C P U コア 1 1 2 が指示しておく。

【 0 0 6 8 】

D R A M 1 1 6 に書き込まれた画像データのうち予め指示された画像データは

CODEC 4 1 8により圧縮され、残りの画像データはCPUコア1 1 2により圧縮された後、再びDRAM 1 1 6に書き込まれる。

【 0 0 6 9 】

CODEC 4 1 8による画像データ圧縮とCPUコア1 1 2による画像データ圧縮は並行して行うことができるが、このとき、システム・バス・ブリッジ4 0 2の働きによってバス切り替えによるバス転送能力低下が起こることはない。

【 0 0 7 0 】

DRAM 1 1 6に書き込まれた圧縮画像データの量がスキャナ・ユニット2 1 0とプリンタ部3 0 0の画像データ転送速度の差を緩衝できる量に達すると、DRAM 1 1 6からプリンタ部3 0 0への、メモリバス1 1 7, MCバス4 2 2, Gバス4 0 4を通じての画像データ転送が開始される。この圧縮画像データ量の判定は、スキャナ・ユニット2 1 0からのデータ転送時間による判定、DRAM 1 1 6に書き込まれるアドレスによる判定、GBI\_\_SCCにおけるDMA転送量の判定等、種々の方式によって行うことができる。

【 0 0 7 1 】

プリンタ部3 0 0への上記画像データ転送は、プリンタ・コントローラ（PRC）4 3 0 3の制御下で行われる。

【 0 0 7 2 】

プリンタ・コントローラ4 3 0 3は、GBI/F 4 3 0 5のGBI\_\_PRCのDMA転送によってDRAM 1 1 6に書き込まれた圧縮画像データを周知の伸長方式で伸長した後、内部のF I F O（図示せず）へ順次格納する。この伸長方式は、ハードウェアであるCODEC 4 1 8によっても、CPUコア1 1 2が実行するソフトウェアによっても、両者の並行処理によってもよい。

【 0 0 7 3 】

プリンタ・コントローラ4 3 0 3は同時に、プリンタ部3 0 0へ垂直同期信号（V.SYNC）を出力する。その後、プリンタ部3 0 0から水平同期信号（HSYNC）とビデオ・クロックをプリンタ・コントローラ4 3 0 3に入力する。入力したHSYNCおよびビデオ・クロックと同期してプリンタ・コントローラ4 3 0 3は、上記内部F I F Oに格納した画像データをプリンタ部3 0 0へと出力

する。このような画像データの流れにしたがい、スキャナ・ユニット 2 1 0 による読み取りで得られた画像データにしたがった画像をプリンタ部 3 0 0 から出力するコピー動作が行われる。

#### 【 0 0 7 4 】

上記本実施形態に係るコピー動作における画像データの流れは、リーダ部 2 0 0 → スキャナ・コントローラ ( S C C ) 4 3 0 2 → リーダ部 2 0 0 の G B I / F 4 3 0 4 ( G B I \_ S C C ) → メモリ・コントローラ ( M C ) 4 0 3 → D R A M 1 1 6 → C O D E C 4 1 8 ( ソフトウェアによる場合は C P U コア 1 1 2 ) → D R A M 1 1 6 → メモリ・コントローラ ( M C ) 4 0 3 → プリンタ部 3 0 0 の G B I / F 4 3 0 5 ( G B I \_ P R C ) → プリンタ・コントローラ ( P R C ) → プリンタ部 3 0 0 の順となる。

#### 【 0 0 7 5 】

#### 【発明の効果】

以上説明してきたように本発明に係る画像処理装置および方法によれば、画像データの圧縮伸長手段からの画像メモリに対する第 1 の接続要求と所定のプログラムにしたがって画像データの圧縮処理を実行する C P U からの画像メモリに対する第 2 の接続要求を調停して各バス同士の接続を切り替えることで C P U と圧縮伸長手段の両方で画像データ圧縮を同時並行的に行うようにしたため、高速に画像データを圧縮することができる。すなわち、画像データの圧縮時間を短縮できる効果がある。

#### 【図面の簡単な説明】

#### 【図 1】

本発明に係る画像処理装置の一実施形態の全体構成を示すブロック図である。

#### 【図 2】

本実施形態に係る画像処理装置の一実施形態の断面構成図である。

#### 【図 3】

本実施形態に係る画像処理装置の一実施形態で用いられる制御装置の機能ブロック図である。

#### 【図 4】

本実施形態に係る画像処理装置の一実施形態で用いられるメイン・コントローラのブロック図である。

【図 5】

本実施形態に係る画像処理装置の一実施形態で用いられるシステム・バス・ブリッジのブロック図である。

【図 6】

本実施形態に係る画像処理装置の一実施形態で用いられるスキャナ／プリンタ・コントローラのブロック図である。

【符号の説明】

- 1 0 0 画像入出力システム
- 1 1 0 制御装置
- 1 1 1 メイン・コントローラ
- 1 1 2 CPUコア
- 1 1 3 バス・コントローラ
- 1 1 7 DRAM I / F
- 1 4 0 スキャナ I / F
- 1 4 1 スキャナ・バス
- 1 4 5 プリンタ I / F
- 1 4 6 プリンタ・バス
- 1 5 0 操作部
- 2 0 0 リーダ部（画像入力装置）
- 2 1 0 スキャナ・ユニット
- 3 0 0 プリンタ部（画像出力装置）
- 4 0 2 システム・バス・ブリッジ（S B B）
- 4 0 3 メモリ・コントローラ（MC）
- 4 0 4 Gバス
- 4 0 5 Bバス
- 4 0 6 Gバス・アービタ（G B A）
- 4 0 7 Bバス・アービタ（B B A）

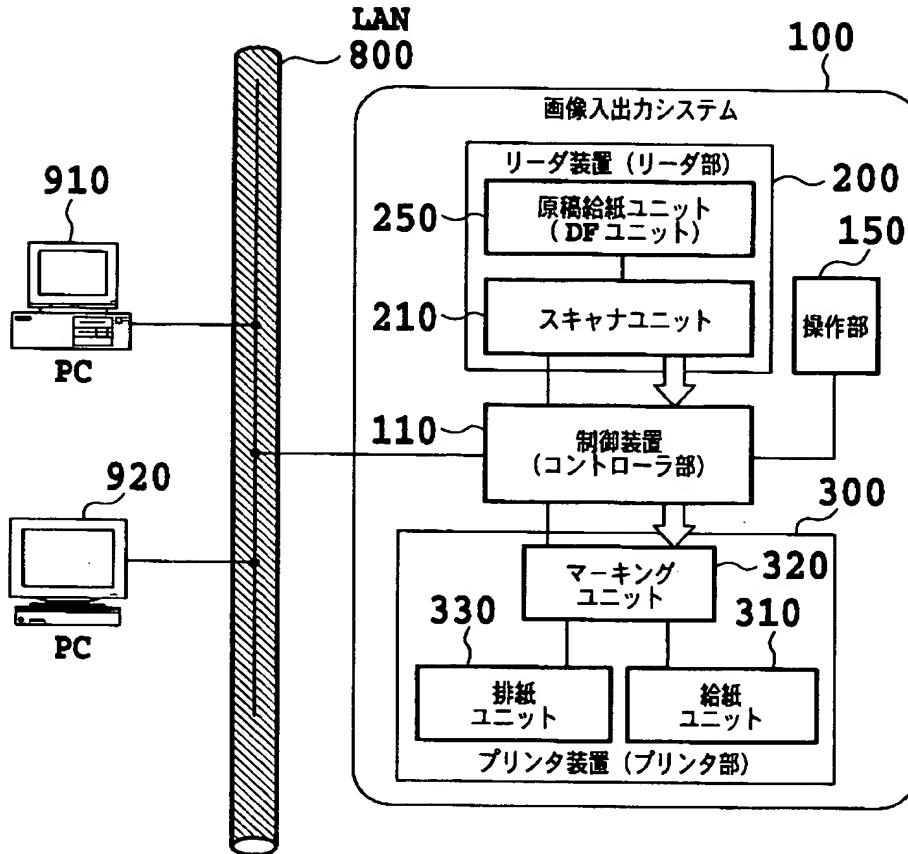


- 4 0 8 スキャナ／プリンタ・コントローラ ( S P C )
- 4 1 8 圧縮伸長ユニット ( C O D E C )
- 4 2 1 プロセッサ・バス ( S C バス )
- 4 2 2 ローカル・バス ( M C バス )
- 4 2 3 C O D E C バス
- 2 0 0 1 メモリ・インタフェース・マスタボード
- 2 0 0 2 C P U インタフェース・スレーブポート
- 2 0 0 6 G バス・インタフェース
- 2 0 0 9 B バス・インタフェース
- 2 0 1 4 C O D E C バス・インタフェース

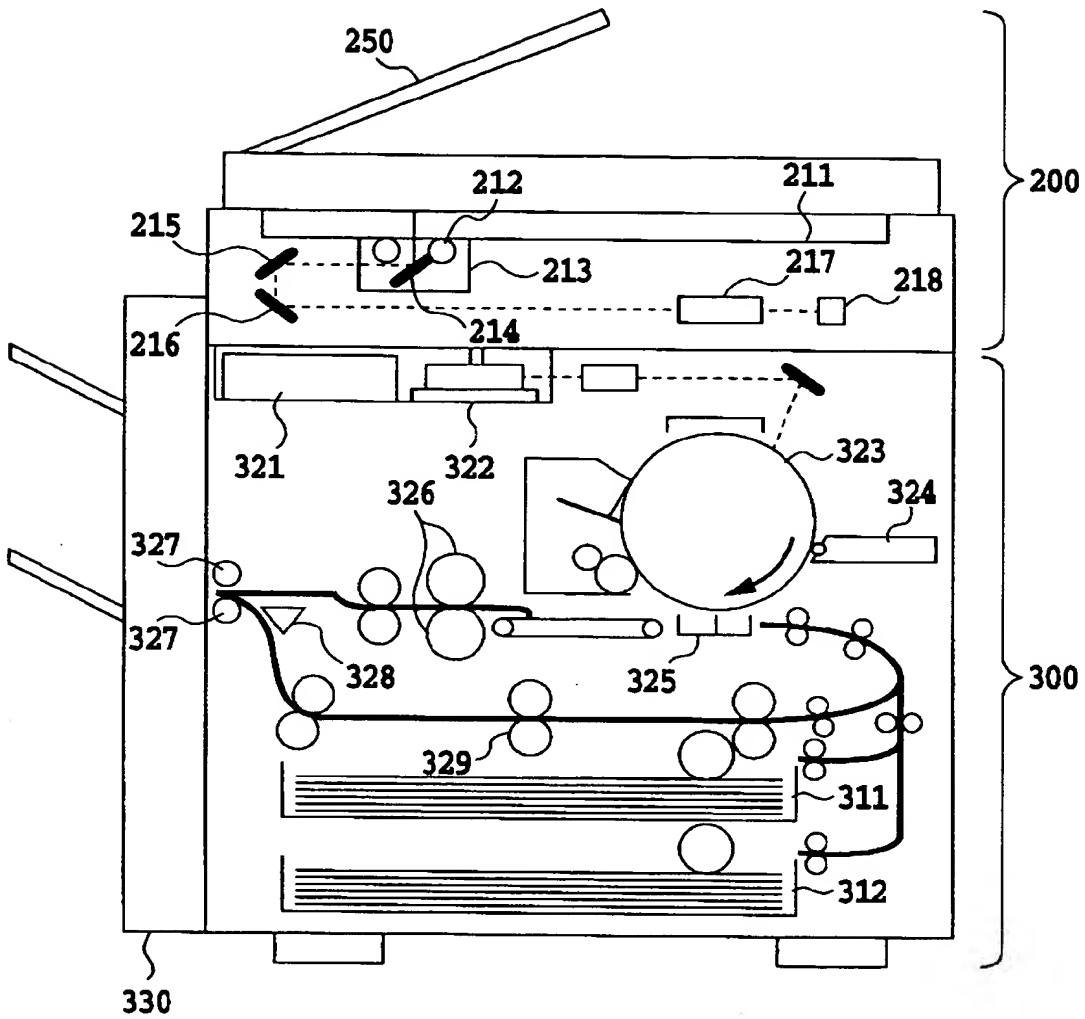
【書類名】

図面

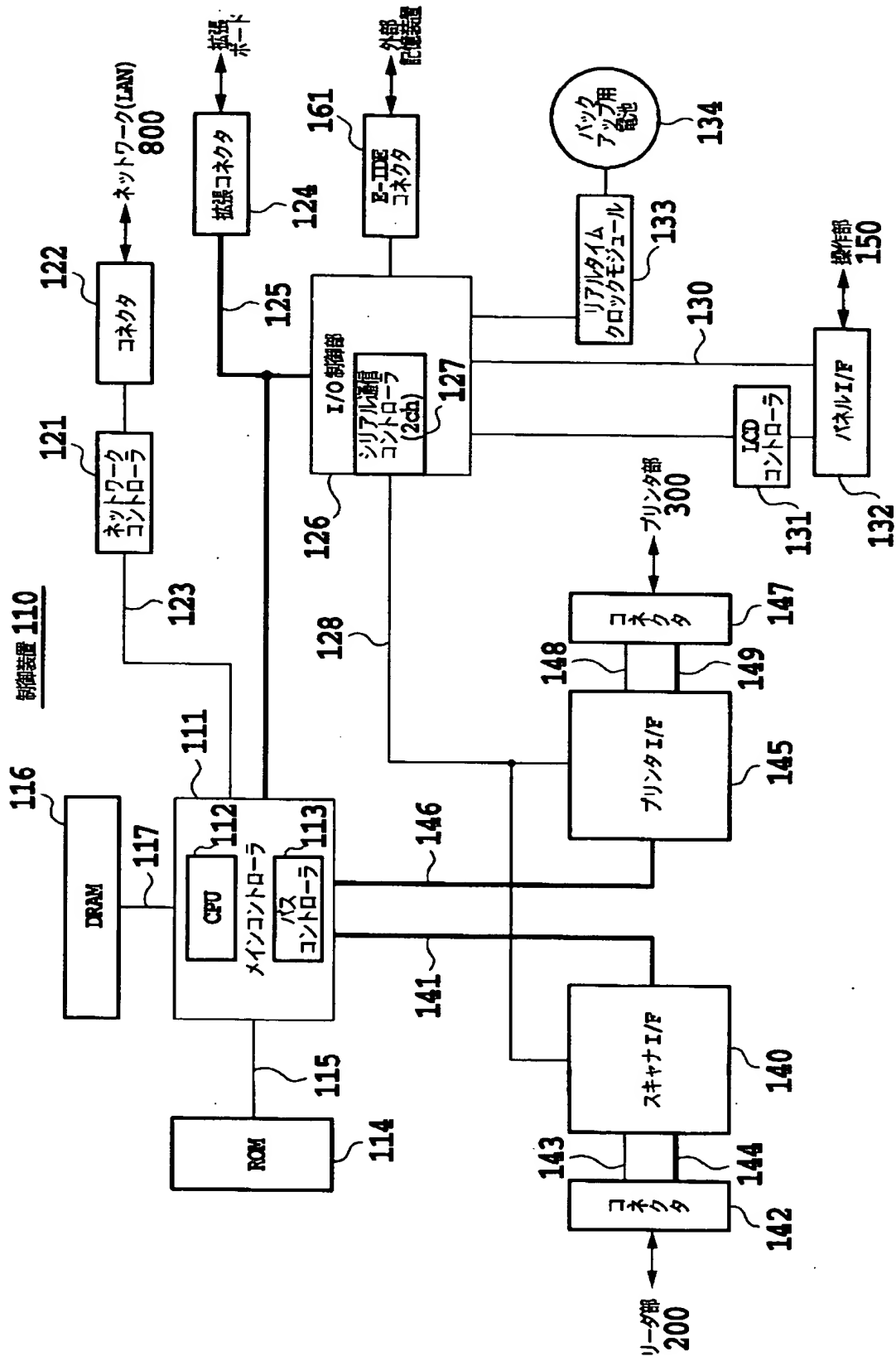
【図 1】



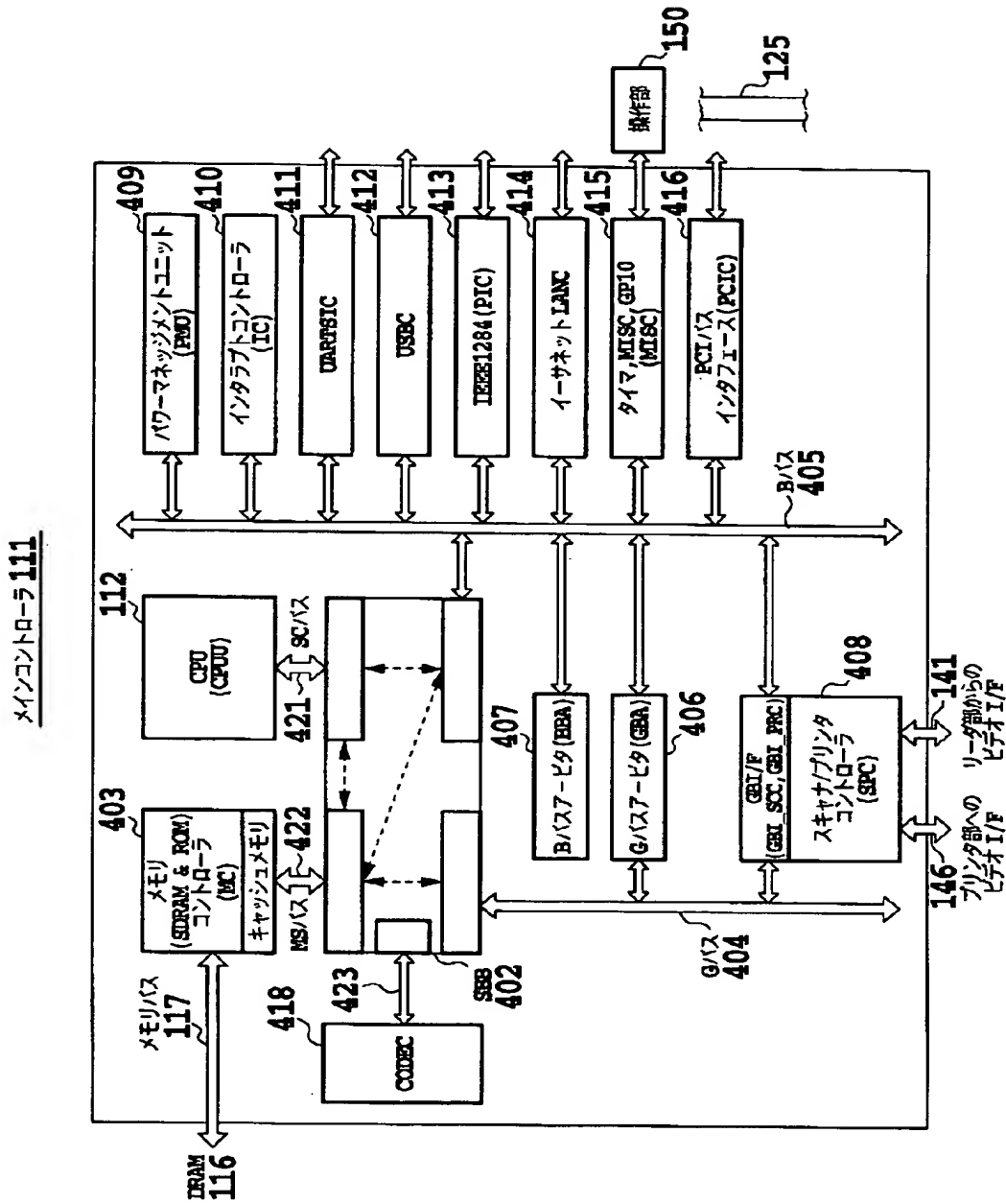
【図 2】



【図 3】

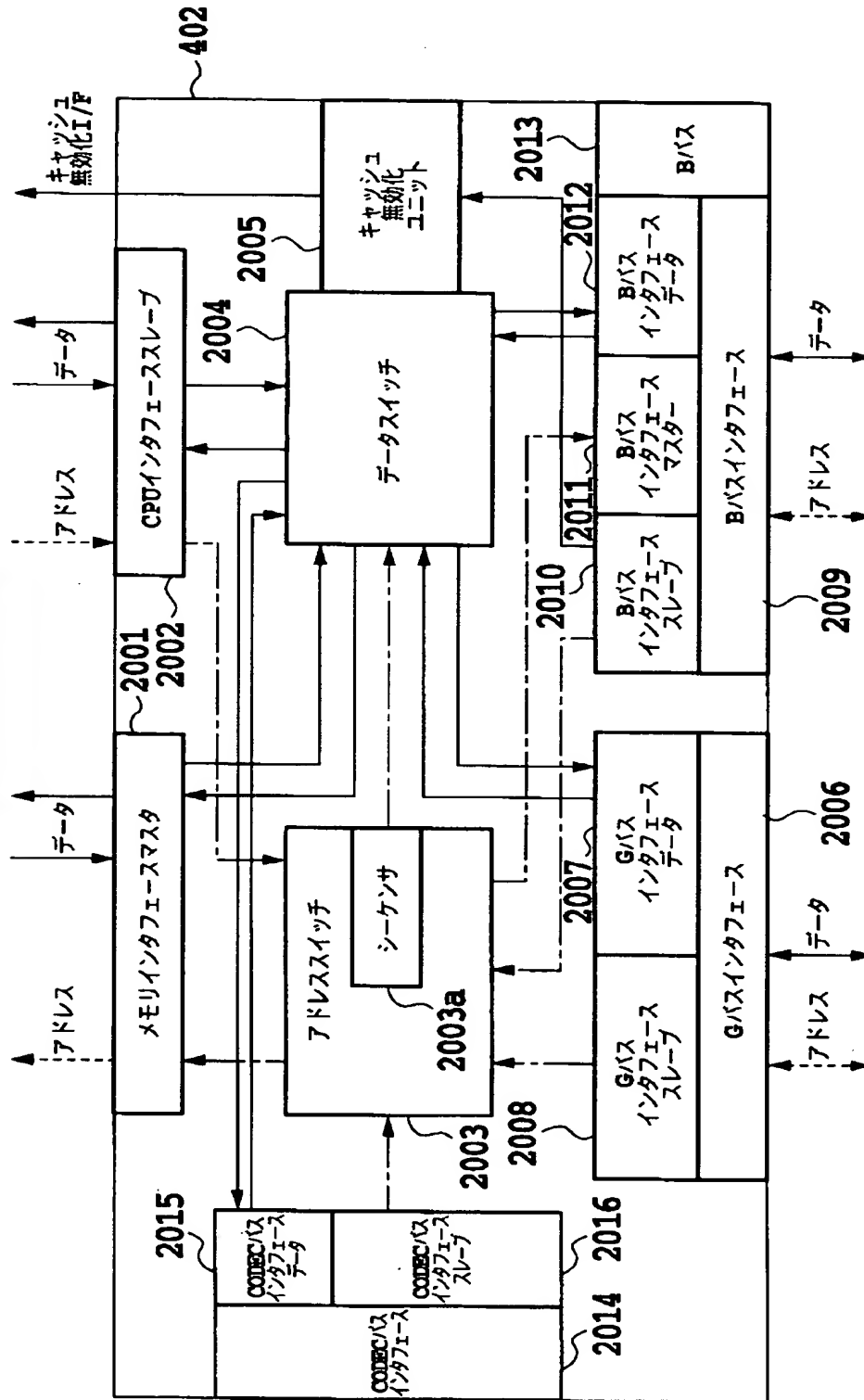


【図 4】

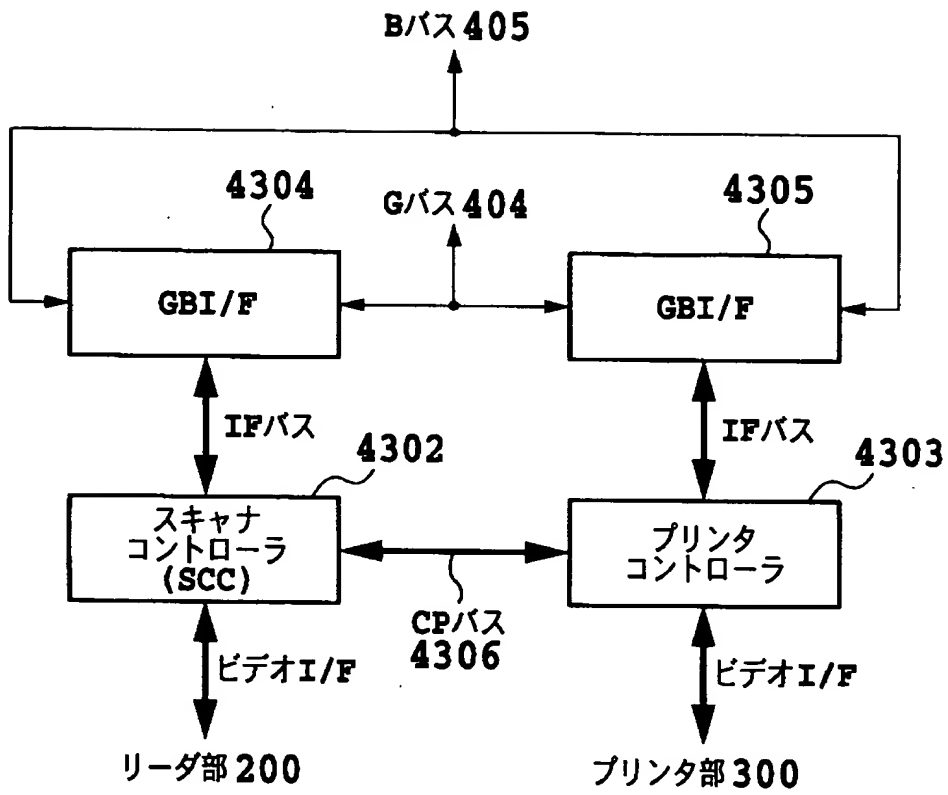


【図 5】

システムバスブリッジ 402



【図 6】



【書類名】            要約書

【要約】

【課題】    画像データの圧縮機能を有し、画像入出力を行う画像処理装置および方法に関し、画像データの圧縮をCPUと圧縮伸長手段の両方で同時並行的に行うこと。

【解決手段】    システム・バス・ブリッジ（SBB）402はマルチ・チャネル双方向バス・ブリッジであり、Bバス（入出力バス）405、Gバス（グラフィック・バス）404、SCバス（プロセッサ・ローカル・バス）421およびMCバス422間の相互接続をクロス・バススイッチを用いて提供する。このクロス・バススイッチにより2系統の接続を同時に確立することができ、CPUコア112、CODEC418、DRAM116間で並列性の高い高速データ転送を実現できる。

【選択図】            図4



出 願 人 履 歴 情 報

識別番号 [000001007]

1. 変更年月日 1990年 8月30日  
[変更理由] 新規登録  
住 所 東京都大田区下丸子3丁目30番2号  
氏 名 キヤノン株式会社